



Architettura del Calcolatore

Prof.Ing.S.Cavalieri



Evoluzione: tecnologia

- ❖ Sistemi Meccanici
- ❖ Sistemi Elettro-Meccanici (uso di Valvole)
- ❖ Sistemi Interamente Elettronici (basati su Valvole)
- ❖ Sistemi Interamente Elettronici (basati su Transistor)
- ❖ Sistemi Elettronici basati sul Microprocessore

Evoluzione: tecnologia

❖ Sistemi Meccanici

➤ 1652

➤ **Blaise Pascal**, filosofo, matematico e fisico francese, a 20 anni realizza una celebre macchina per eseguire **addizioni e sottrazioni** automaticamente, la '**pascalina**'.

➤ Esegue riporto automatico fino ad 8 cifre



Evoluzione: tecnologia

❖ Sistemi Elettro-Meccanici

➤ **1925-27**

➤ Il Prof. **Vannevar Bush** ed altri docenti del Massachusetts Institute of Technology (MIT) progettaronο e realizzaronο il "**Differential Analyzer**", il primo **calcolatore elettro-meccanico** di uso pratico.

➤ Era in grado di risolvere automaticamente **equazioni differenziali contenenti fino a 18 variabili indipendenti**.

➤ La macchina era costituita da un insieme di **valvole termoioniche** e da **parti elettromeccaniche** e venne prodotta in una decina di esemplari.

➤ Uno di questi fu acquistato dai militari americani che lo utilizzaronο fino all'inizio degli anni Cinquanta per calcoli balistici.

➤ **I programmatori impiegavano giorni, se non addirittura settimane a programmare il "Differential Analyzer"**.

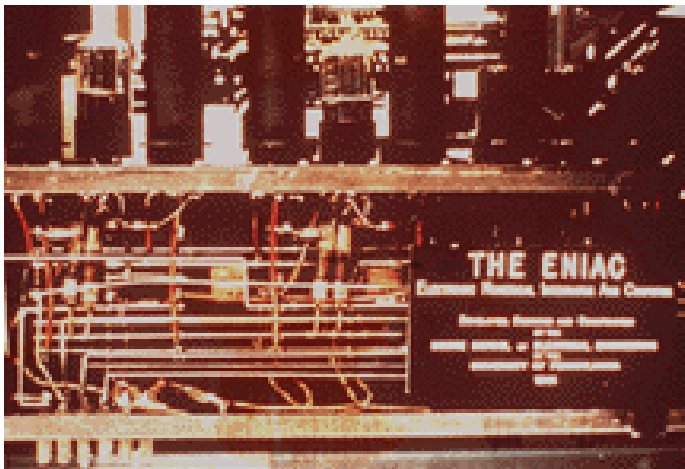


meccanismi a ruota e disco per effettuare i calcoli

Evoluzione: tecnologia

❖ Sistemi Interamente Elettronici basati su valvole

- 1945
- ENIAC (USA) => Primo calcolatore digitale a circuiti elettronici senza parti meccaniche 'General-Purpose'
- programmabile tramite cablaggio interno (fili ed interruttori).
- 19 mila **valvole** termoioniche, 70 mila resistenze e 10 mila condensatori
- Eniac pesava 30 tonnellate, occupava un'area di 180 metri quadrati ed eseguiva 5 mila addizioni al secondo





Evoluzione: tecnologia

❖ Sistemi Interamente Elettronici basati su Transistor

➤ 1957

- ✓ La Japan's Electrotechnical Laboratory sviluppa **un computer a transistor**,
- ✓ ETL Mark III, che utilizza 130 transistor e 1.700 diodi.

➤ 1959

- ✓ In una mostra di Parigi viene presentato il **primo computer commerciale** Giapponese **a transistor** della NEC: il NEAC 2201.

Evoluzione: tecnologia

❖ Sistemi Elettronici basati su Microprocessori (un solo componente)

➤ 1971

- ✓ Il gruppo di **Ted Hoff, S.Mazor e F.Fagin** sviluppano il microprocessore **Intel 4004**: "un intero computer su un solo chip"

➤ 1972

- ✓ Nasce il **microprocessore Intel 8080**, preceduto per breve tempo dall'8008. Si tratta del primo microprocessore a 8 bit.

➤ 1977

- ✓ Viene annunciato l'**APPLE II**, che diventa un banco di prova per i personal computer. Un vero e proprio home computer, con semplici programmi di videoscrittura, fogli di calcolo, giochi e tanto altro.

➤ 1978

- ✓ Esce il processore Intel a **16 bit 8086**.

➤ 1981

- ✓ L'architettura aperta del **PC IBM** viene lanciata in agosto, decretando l'affermazione del computer desktop.

➤ 1984

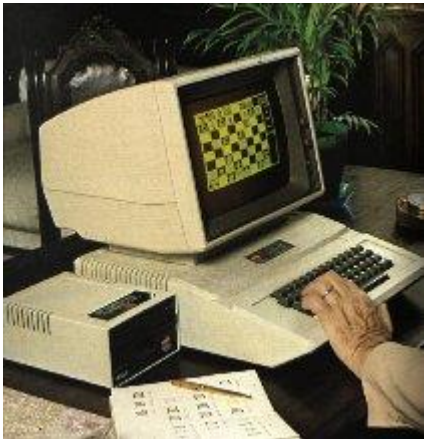
- ✓ Inizia in Agosto la produzione del processore Intel **80286** a 16 bit, che viene inserito nel PC IBM "AT".

➤ 1985

- ✓ In ottobre la Intel annuncia il chip a 32 bit **80386** con la gestione della memoria sul chip.

➤ 1989

- ✓ Esce il processore Intel **80486**, con 1,2 milioni di transistor.

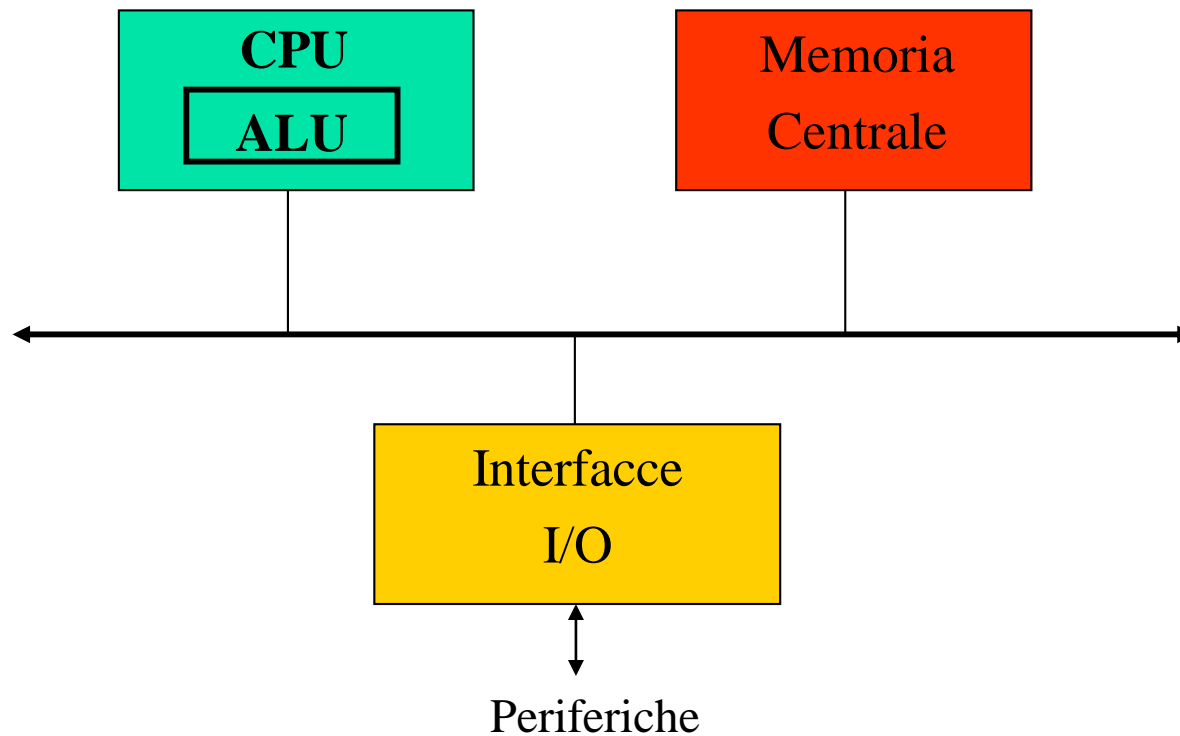




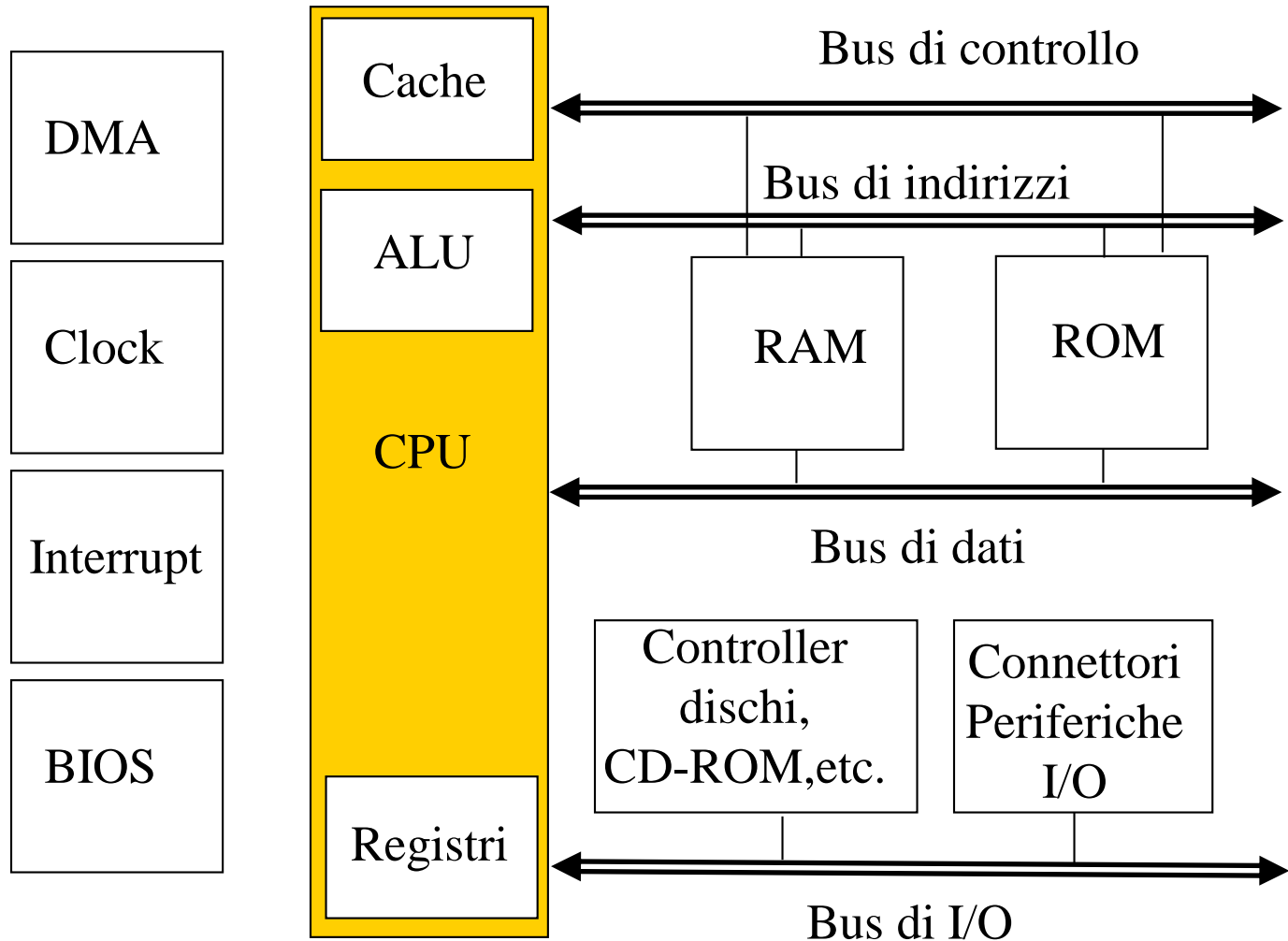
Evoluzione: tipi di calcolatori

- ❖ 1950 – Mainframe locale: batch (prima), time sharing (dopo)
- ❖ 1960 – Mainframe remoto: linee di telecomunicazioni.
- ❖ 1970 – Mini Computers: ambienti meno restrittivi, costi accessibili, time sharing, Unix, Linguaggio C
- ❖ 1980 – Personal Computers: uso "domestico", applicativi per compiti comuni (es.videoscrittura).
- ❖ 1990 – PC connessi in Reti di Calcolatori: PC con capacità elaborative ed interfacce ad alte prestazioni, LAN, Internet.
- ❖ 2000 – Internet: reti a larga banda
- ❖ Cloud Computing

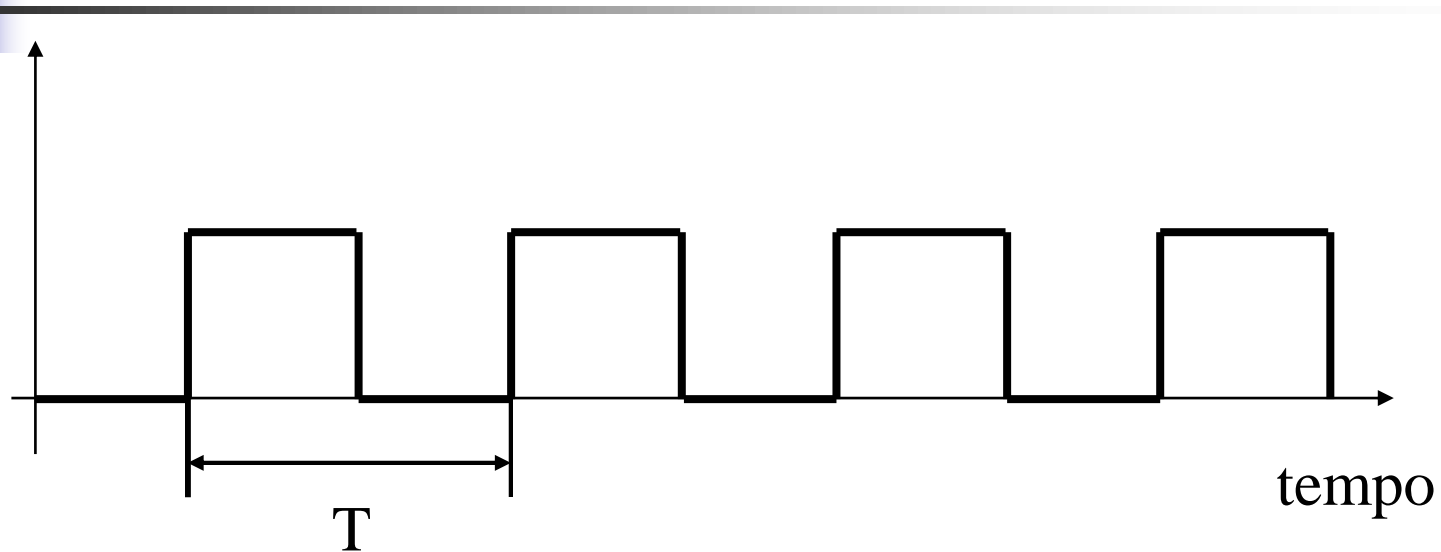
Il modello di Von Neumann



Architettura Reale

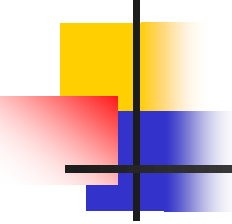


Circuiti di Temporizzazione (Clock)



- ❖ Il megahertz (MHz) è l'unità di misura della frequenza alla quale il processore funziona;
- ❖ indica quanti milioni di oscillazioni al secondo (1 oscillazione al secondo = 1 hertz [Hz]) sono generate dal clock.
- ❖ $f=1/T$ Hz.

Circuiti di Temporizzazione (Clock)



- ❖ In generale il clock é prodotto da un apposito circuito integrato, la cui oscillazione é controllata da un cristallo di quarzo.
- ❖ Ogni area del PC che contiene un processore o un microcontrollore, necessita di un clock, che puó essere generato in loco o dipendere dal clock principale.
- ❖ Già a partire dalle architetture basate sulla CPU 80486, é diventato comune avere per il processore un clock piú elevato di quello generale del sistema.



Memoria

- ❖ Misura della Memoria
- ❖ Memoria Interna:
 - Caratteristiche Generali
 - Organizzazione Little/Big Endian



Misura della Memoria

❖ **Informazione di base = bit**

❖ **Raggruppamenti utilizzati**

➤ word = N byte accessibili allo stesso tempo in parallelo

❖ **Multipli (bit/byte)**

➤ K (Kilo) = 2^{10} (=1024) circa 10^3

➤ M (Mega) = 2^{20} (=1024*1024=1.048.576) circa 10^6

➤ G (Giga) = 2^{30} circa 10^9

➤ T (Tera) = 2^{40} circa 10^{12}

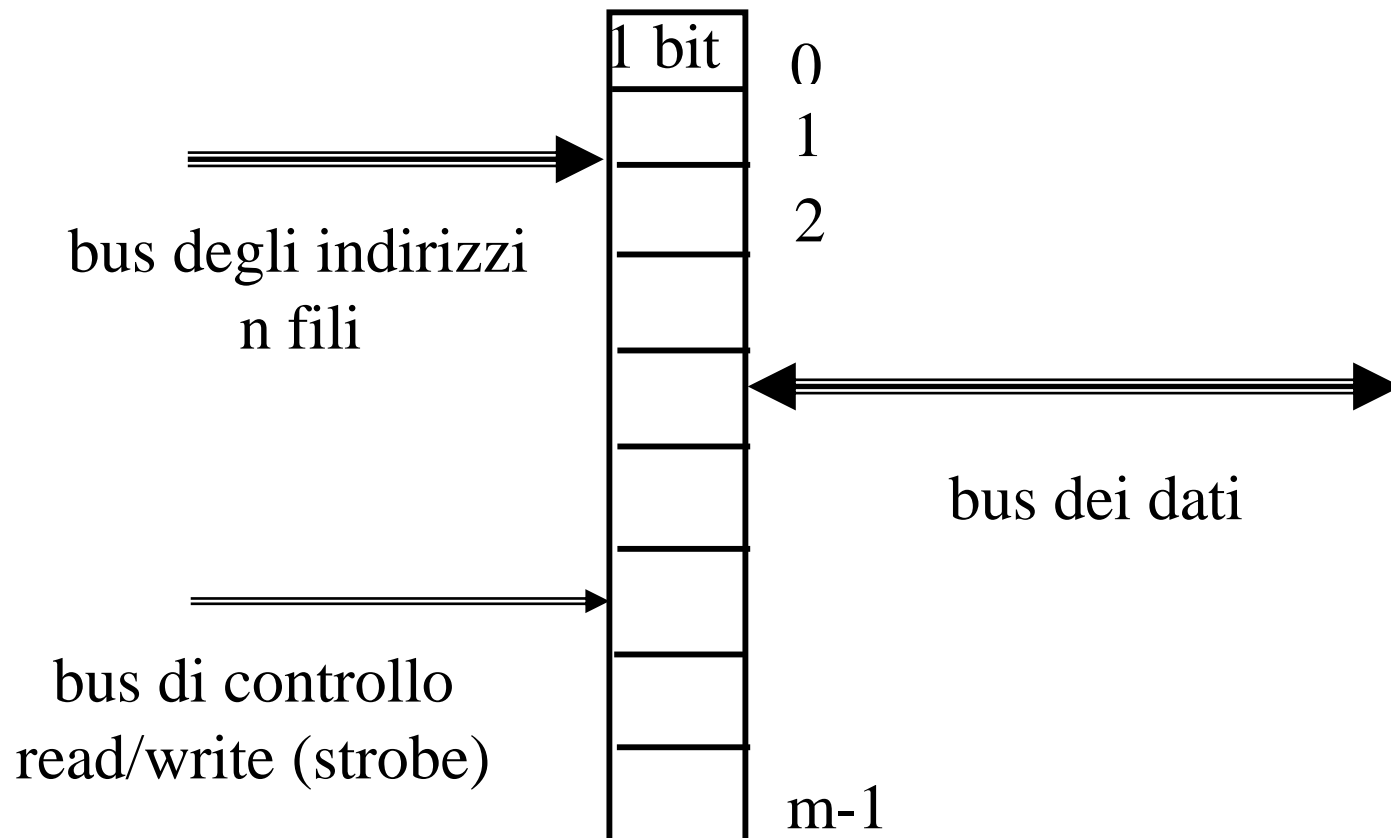
➤ P (Peta) = 2^{50} circa 10^{15}



Memoria Interna

- ❖ Memorizza programmi e dati su cui lavora la CPU a cui è collegata tramite il bus principale
 - si accede al singolo bit/byte/word
 - tempi di accesso bassi (<70 ns);
 - dimensioni tipiche attuali sono decine di Gbytes

Memoria Interna: Caratteristiche Generali

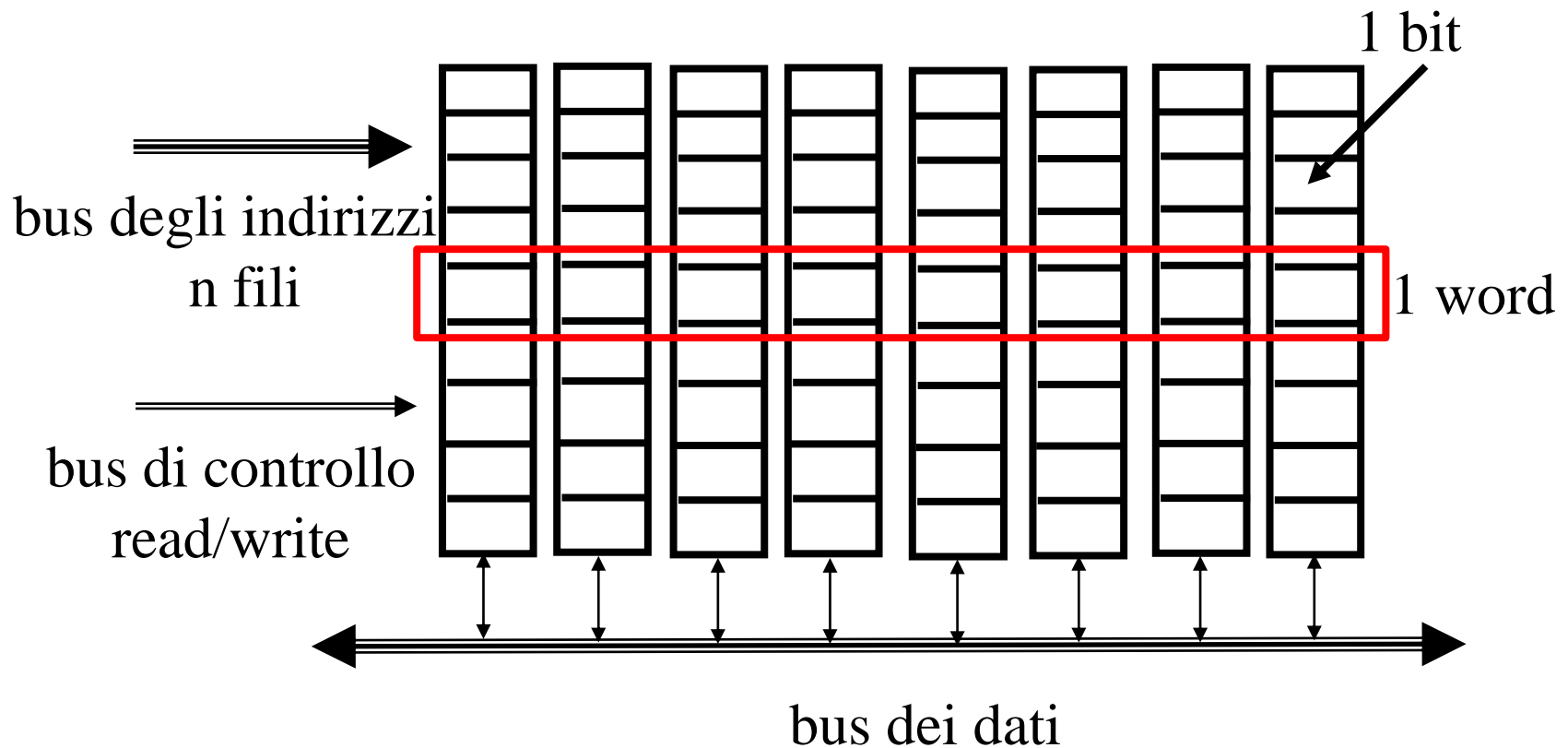




Memoria Interna: Caratteristiche Generali

- ❖ **Indirizzi e valori:** Con n bit di indirizzo si possono selezionare 2^n caselle ($m=2^n$).
- ❖ **Strobe:** sono segnali generalmente impulsivi che vengono inviati dopo il posizionamento dell'indirizzo per:
 - discriminare tra operazione di lettura e scrittura
 - notificare alla memoria la disponibilità dell'indirizzo

Memoria Interna: Caratteristiche Generali



Memoria Interna: Caratteristiche Generali

Organizzazione dei Byte entro una Word

- ❖ Little Endian (Intel): i byte meno significativi hanno indirizzo più basso dentro una word
- ❖ Big Endian: i byte più significativi hanno indirizzo più basso dentro una word
- ❖ Esempio: 00000000 00101011 10001100 11101011

Indirizzo word

0	0	11101011
	1	10001100
	2	00101011
	3	00000000
4	4	
	5	
	6	
	7	

0	0	00000000
	1	00101011
	2	10001100
	3	11101011
4	4	
	5	
	6	
	7	

Memoria Interna: Caratteristiche Generali

- ❖ **Tempi di servizio: accesso, ciclo (misurati in clock).**
 - Accesso. E' il tempo necessario affinché la memoria ponga in uscita il valore richiesto (o possa registrare il valore in ingresso), dopo aver posizionato l'indirizzo e lo strobe.
 - Ciclo. E' il tempo minimo che deve intercorrere tra due posizionamenti validi dell'indirizzo e dello strobe.
- ❖ **Modificabilità: Memoria a Sola Lettura/Riscrivibile.**
 - Qualsiasi memoria deve essere scritta almeno una volta.
 - Le memorie che non possono essere riscritte si dicono a sola lettura;
 - altrimenti sono riscrivibili.



CPU

- ❖ Principi di Base
- ❖ Blocchi Fondamentali: Memoria Cache, Registri, ALU, Instruction Decoder and Control
- ❖ Esempio di Funzionamento



CPU-Principi di base

- ❖ **Ogni CPU conosce un set di Istruzioni Macchina**
- ❖ **Struttura di ogni Istruzione Macchina:**
 - Si tratta di una stringa binaria che identifica il codice della operazione da eseguire e le modalità per indirizzare gli operandi
 - Opcode o codici operativi
 - Un programma scritto in Opcode è assai difficile, si utilizza l'Assembly
- ❖ **Esecuzione di una Istruzione Macchina:**
 - l'esecuzione di un'istruzione avviene con una sequenza di microistruzioni a livello circuitale associate all'istruzione
 - La CPU viene creata con il set di istruzioni già definite e per ogni istruzione, sono note le sequenze di microistruzioni da eseguire



CPU-Memoria Cache

- ❖ La memoria, a rigore, non dovrebbe far parte dell'unità centrale ma attualmente una tendenza che si va consolidando è quella di fornire CPU che presentino al loro interno banchi di memoria allo scopo di reperire velocemente informazioni, senza dover accedere alla memoria centrale.
- Cache di Primo Livello L1 (alcune volte anche la L2)



CPU-Registri Interni

- ❖ Di numero e di caratteristica molto differenziate, i registri interni di lavoro permettono all'unità centrale lo spostamento, la manipolazione ed il deposito temporaneo dei dati senza dover ricorrere alla memoria esterna.
- ❖ I tipi di registri, le modalità di interconnessione e di comunicazione fra i vari registri sono una caratteristica del processore
- ❖ Possiamo tuttavia individuare un set di registri essenziali per il funzionamento di un qualunque processore, e che, dunque, possono essere ritrovati in una qualunque architettura.



CPU-Registri Interni

- ❖ **Program Counter (PC)**. E' il registro specializzato per contenere l'indirizzo dell'istruzione che deve essere eseguita.
- ❖ **Instruction Register (IR)**. E' il registro che contiene la parte codice operativo di un'istruzione, vale a dire quella sequenza di bit che opportunamente decodificati determineranno le azioni che la CPU deve eseguire.
- ❖ **Memory Address Register (MAR)**. E' il registro specializzato per indirizzare la memoria. Durante l'esecuzione di un programma il MAR contiene l'indirizzo della locazione di memoria centrale (esterna alla CPU) alla quale si vuole accedere in quell'istante.
- ❖ **Memory Data Register (MDR)**. E' il registro da cui transitano tutti i dati scambiati con la memoria esterna prima di venire smistati, in base al loro significato, presso gli altri registri interni.



CPU-Registri Interni

- ❖ **Accumulatore.** E' il principale registro di calcolo dell'unità centrale: contiene sempre uno degli operandi e il risultato dell'operazione
- ❖ **Pointer Registers (PRs).** Sono registri specializzati per contenere indirizzi, solitamente di quei sotto programmi ricorrenti con particolare frequenza. Alcuni di essi possono venire specializzati a funzioni particolari.
 - Uno di essi è lo **stack pointer**, che indirizza la zona di RAM in cui è stato costruito lo stack. Lo stack e' definita come una porzione di memoria gestita secondo una politica LIFO (Last In First Out).
 - ✓ Risulta estremamente comodo per il salvataggio del program counter in caso di **interruzione** (interrupt) o **chiamata a funzioni**;



Gestione dello Stack

- ❖ Quando il programma corrente deve essere interrotto, la CPU deve eseguire le seguenti attività:
 1. deve salvare nello **stack** lo stato corrente del programma che stava eseguendo fino a quel momento (lo stato è dunque rappresentato dal contenuto di alcuni registri quali il Program Counter)
 2. deve eseguire il programma che ha provocato l'interruzione
 3. alla fine dell'esecuzione del programma che ha provocato l'interruzione, deve prelevare lo stato dallo stack e ripristinare lo stato precedente
 4. continuare l'esecuzione dallo stato appena ripristinato



CPU-Registri Interni

- ❖ **Status Register.** Con registro di stato si intende un registro il cui contenuto è costituito da un insieme di flag aventi un significato individuale, anche se può essere manovrato ed elaborato in parallelo. Il significato dei vari flags costituenti il registro può differire a seconda del microprocessore, ma avremo sempre alcuni flags fondamentali:
 - **CARRY.** Viene manipolato dalle operazioni aritmetiche; viene settato o resettato nel corso di un'istruzione di somma se si è avuto o no un riporto.
 - **OVERFLOW (OF).** Risente anch'esso dell'esito delle operazioni aritmetiche; viene settato a uno se il Risultato è NON Valido.

CPU-Unità Aritmetico Logica

ALU



- ❖ **Operazioni Aritmetiche**
- ❖ **Operazioni Logiche:** AND, OR e NOT
- ❖ **Operazioni sui Bit:** Shift e Rotazione
- ❖ **Dati in Ingresso:** il Contenuto dell'Accumulatore (sempre) e dei registri interni della CPU (operandi residenti in memoria centrale vengono trasferiti su registri temporanei)
- ❖ **Risultato dell'Operazione:** Accumulatore
- ❖ **Uscite Collaterali:** è fondamentale registrare alcune condizioni di fine esecuzione delle operazioni di ALU al fine di determinare se procedere con la successiva istruzione in memoria o con un'altra opportunamente specificata.
 - risultato zero, negativo, riporto, overflow
 - registro di stato

CPU-Instruction Decoder and Control



- ❖ E' il cuore del processore
- ❖ Riceve come dato in ingresso il codice operativo dell'istruzione presente nell'Instruction Register (IR).
- ❖ Questo codice può essere pensato come l'indirizzo di partenza di un microprogramma interno che agisce a livello circuitale minimo componendo insieme, in modo opportuno, gruppi di microistruzioni.
- ❖ Queste ultime consistono in definitiva nell'emissione di una serie di segnali e stati logici di controllo che servono:
 - a predisporre la ALU a compiere una particolare funzione aritmetico logica
 - a smistare attraverso i bus interni i contenuti dei registri interessati
 - a svolgere i necessari test e gli eventuali scambi di dati con l'esterno.



CPU - Fasi di Fetch e Execute

- ❖ In qualunque processore l'esecuzione di una generica istruzione avviene in due fasi differenti:
 - la fase di ricerca (FETCH): consiste nel prelievo dalla memoria centrale dell'istruzione
 - la fase di esecuzione (EXECUTE), caratterizzata dalla decodifica dell'istruzione e dall'attivazione del microprogramma ad essa associato.



CPU - Fasi di Fetch e Execute

- ❖ Esempio: Supponiamo che l'istruzione sia di somma fra il contenuto dell'accumulatore e il contenuto di una cella di memoria il cui indirizzo sia dato direttamente dalla parte operando dall'istruzione stessa.
- ❖ Supponiamo cioè che la cella di memoria contenente l'istruzione da eseguire sia strutturata come segue:

codice istruzione: somma	indirizzo RAM del secondo operando
-----------------------------	------------------------------------



CPU - Fasi di Fetch e Execute

Fase di ricerca (FETCH):

1. Il contenuto del Program Counter (PC) è relativo all'indirizzo di memoria che contiene l'istruzione.
2. Il contenuto del Program Counter è inviato al MAR (Memory Address Register) per operare il prelevamento dell'istruzione all'indirizzo di memoria contenuto nel MAR.
3. Il dato prelevato dalla memoria è riposto nel MDR (Memory Data Register).
4. Il contenuto del MDR, ossia l'istruzione, è messa nel Instruction Register per essere decodificata.
5. Il Program Counter viene incrementato per puntare all'istruzione successiva.



CPU - Fasi di Fetch e Execute

Ha inizio a questo punto la fase di esecuzione (EXECUTE):

1. viene compreso che il secondo operando risiede in memoria
 2. la parte dell'istruzione relativa all'indirizzo del secondo operando viene trasferita nel MAR
 3. L'effettivo operando, prelevato dalla memoria è posto nel MDR.
 4. L'operando viene presentato ad un ingresso della ALU.
 5. All'altro ingresso dell'ALU viene presentato il contenuto dell'accumulatore.
 6. L'ALU, predisposta dall'Instruction Register ad eseguire la somma, pone il suo risultato nell'accumulatore.
- ❖ La fase di esecuzione è terminata ed il processore prosegue con la fase di ricerca dell'istruzione successiva.