

Esercizio

Progettare un circuito per la generazione del bit di parità per codici di tre bit. Il circuito opera in modo sequenziale. I tre bit di ingresso sono cioè presentati in modo sequenziale uno ad ogni ciclo di clock. Al quarto ciclo di clock l'uscita del circuito è uno se nei tre cicli di clock precedenti si sono presentati un numero dispari di uno. L'uscita è zero altrimenti. L'uscita è indefinita durante i primi tre cicli di clock.

Un esempio di funzionamento è riportato in Figura 1.

1. Progettare la macchina a stati finiti
2. Minimizzare il numero degli stati
3. Assegnare una codifica agli stati in modo da minimizzare la funzione di stato prossimo
4. Sintetizzare il circuito

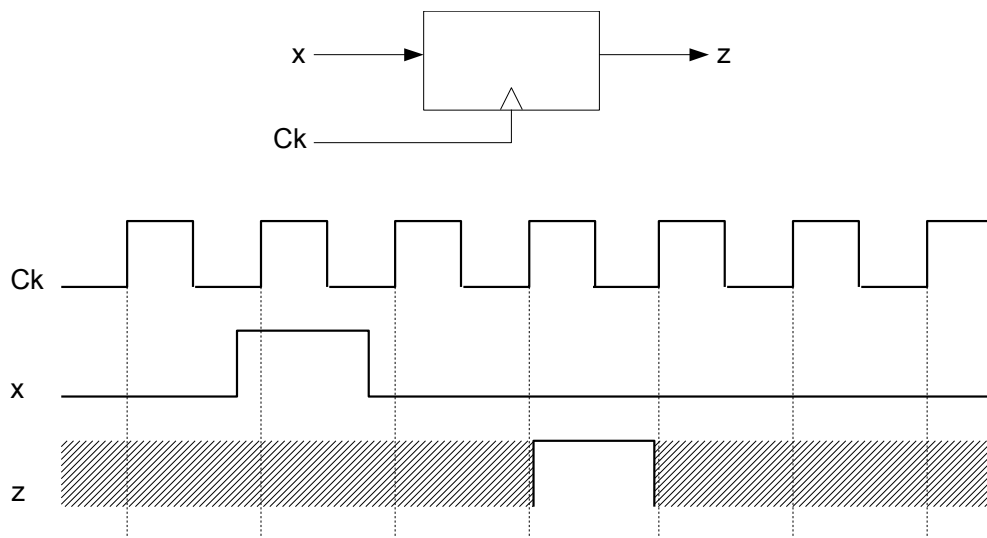


Figura 1: Esempio di funzionamento.