

Calcolatori Elettronici – A.A. 2006/2007

Prima Prova in Itinere

3 Maggio 2007

- La durata della prova è di 130 minuti.
- *Riportare nell'intestazione di ogni foglio (a stampatello) i seguenti dati: cognome, nome, matricola, codice del compito.*

Obblighi, divieti e suggerimenti

- *Tutti i fogli utilizzati (escluso il presente) devono essere consegnati.*
- *Per richieste di fogli aggiuntivi, incomprensioni del testo rivolgersi esclusivamente al docente.*
- *E' vietato consultare libri, eserciziari, appunti ecc.. Chiunque verrà trovato in possesso di documentazione relativa al corso vedrà annullato il proprio compito.*
- *Qualsiasi tipo di interazione con un collega determinerà l'annullamento del compito (di entrambi) o la penalizzazione fino al 50% del punteggio ottenuto.*
- *Scrivere in modo chiaro e ordinato.*
- *La copia di brutta deve essere distinguibile dalla copia di bella.*

Procedura per la consegna del compito

1. *Attirare l'attenzione del docente con un cenno della mano (senza proferire parola).*
2. *Il docente vi autorizzerà ad alzarvi dal posto e a consegnare il compito.*
3. *Uscire dall'aula (non sarà più consentito ritornare al proprio posto fino alla fine dell'esame).*

Esercizio 1 (Connettore Programmabile) [50%]

Su una linea di trasmissione seriale vengono trasmessi dei bit in modo sincrono rispetto ad un segnale di clock. Si progetti un circuito a 2 ingressi EN e IN e un'uscita U tale che:

- La prima sequenza 11 ricevuta all'ingresso EN "stabilisce" la connessione, nel senso che, a partire dal secondo 1 della sequenza, $U=IN$.
 - La connessione viene interrotta all'arrivo, sull'ingresso EN, della prima sequenza 00, vale a dire che a partire dal secondo 0 della sequenza, $U=0$.
1. Tracciare il diagramma degli stati. **[40%]**
 2. Minimizzare il diagramma degli stati. **[10%]**
 3. Assegnare una codifica ottimale degli stati in modo da minimizzare la logica di stato prossimo. **[10%]**
 4. Sintetizzare la logica di uscita. **[20%]**
 5. Sintetizzare la logica di stato prossimo (per almeno un flip-flop) utilizzando il metodo di Quine-McCluskey. **[20%]**

Esercizio 2 [40%]

Utilizzando un metodo a scelta, minimizzare la macchina non completamente specificata la cui tabella delle implicazioni è di seguito riportata. Costruire la tabella degli stati della macchina minima.

B	DE, DF				
C	X	AB			
D	X	X	BF, AB		
E	X	X	X	CD	
F	EF	CD	BF	~	AB
	A	B	C	D	E

Esercizio 3 [10%]

Tracciare lo schema di un sommatore ad anticipo di riporto a tre bit. Sintetizzare la logica di anticipo di riporto per il full-adder di peso 2.