



**Corso di Laurea in Ingegneria Informatica**  
**Anno Accademico 2014 - 2015**

**INSEGNAMENTO DI CALCOLATORI ELETTRONICI**  
**(Cod. 77591)**

**Docente del corso: Prof. Giuseppe Ascia**

Indirizzo: Dipartimento di Ingegneria Elettrica, Elettronica e Informatica - Edificio 13 - Stanza 13

Tel. 0957382353

e-mail: giuseppe.ascia@dieei.unict.it

sito web del corso: <http://www.dieei.unict.it/users/gascia/corsi.html>

Social networks Twitter: @profAsciaUnict <https://twitter.com/profAsciaUnict>

Orario ricevimento durante lo svolgimento del corso: presso l'ufficio del docente lunedì e mercoledì dalle 9 alle 11 o per appuntamento.

**INFORMAZIONI GENERALI**

<b>OBIETTIVI</b>	Il corso ha un duplice obiettivo. In primo luogo ha l'obiettivo di introdurre alla conoscenza delle tecnologie e metodologie per la progettazione di sistemi digitali. Un secondo obiettivo è la conoscenza dell'organizzazione dei calcolatori elettronici, l'architettura del set delle istruzioni, e le tecniche per un'efficiente implementazione. In tale contesto lo studente impara a programmare nel linguaggio Assembly relativo a un processore educational.	
<b>REQUISITI</b>	Rappresentazione dell'informazione nel calcolatore Algoritmi. Sequenze di Controllo. Funzioni. Concetto di Stato. Macchina a stati finiti Cenni sulla famiglia logica CMOS statica e porte NOT, NAND e NOR Circuiti sequenziali statici bistabili: latch SR, JK, Flip-Flop Master-Slave, Edge-Triggered, Memorie a semiconduttore: classificazione ed architetture, memorie non-volatili: ROM, EPROM, E2PROM, FLASH	Fondamenti di Informatica Fondamenti di Informatica Automatica Elettronica Elettronica Elettronica
<b>FREQUENZA LEZIONI</b>	La frequenza non è obbligatoria	
<b>TESTI DI RIFERIMENTO</b>	[T1] Fummi, Sami, Silvano, "Progettazione digitale", McGraw-Hill [T2] Bucci, "Architettura e organizzazione dei calcolatori elettronici: fondamenti", McGraw-Hill [T3] Hennessy & Patterson "Computer architecture, a quantitative approach", Morgan Kaufmann eds. [T4] Materiale fornito del docente on line	
<b>PROVA D'ESAME</b>	<b>Prove in itinere</b>	Sono previste due prove in itinere durante il corso, una per ciascuna parte del corso. La prima prova è prevista nella seconda settimana di dicembre, la seconda nell'ultima settimana del periodo delle lezioni. Nella prima prova in itinere sono presenti 3 o 4 quesiti, di cui uno è relativo allo sviluppo di un modello HDL di un componente digitale e gli altri sulle reti logiche. Nella seconda prova in itinere sono presenti 3 o 4 quesiti, di cui uno è la traduzione di un programma C in Assembly e gli altri domande aperte. Il voto finale proposto per il superamento dell'esame è pari alla media dei voti ottenuti nelle due prove.
	<b>Appelli successivi all'erogazione del corso</b>	Due prove scritte analoghe a quelle previste per le prove in itinere. Agli allievi che superano le due prove scritte viene proposto un voto che è



Università degli Studi di Catania  
Dipartimento di Ingegneria Elettrica, Elettronica e Informatica

la media dei voti ottenuti nelle due prove.  
**Modalità di iscrizione ad un appello d'esame** La prenotazione per un appello d'esame è obbligatoria e deve essere fatta esclusivamente via internet attraverso il portale studenti d'Ateneo entro il periodo previsto

---

<b>MATERIALE DIDATTICO</b>	E' possibile scaricare tutto il materiale didattico in formato elettronico all'indirizzo <a href="http://www.dieei.unict.it/users/gascia/corsi.html">http://www.dieei.unict.it/users/gascia/corsi.html</a>
----------------------------	--

---

### PROGRAMMA DEL CORSO

---

#### Parte I Progettazione di sistemi digitali (Rif. Testo T1 e T4)

Progetto di reti combinatori

Algebra di commutazione. Espressioni booleane minime. Minimizzazione mediante il metodo delle mappe di Karnaugh e di Quine-McCluckey.

Progetto di reti sequenziali sincrone

Introduzione alle macchine sequenziali. Gli elementi di memoria: i bistabili. Sintesi di reti sequenziali sincrone.

Minimizzazione delle macchine a stati finiti completamente specificate e non completamente specificate.

I componenti di un sistema digitale.

Multiplexer, Decoder, Encoder, Comparatore, Registri, Register file. Sommatore a propagazione del riporto e

Sommatore ad anticipo di riporto. Progetto di un ALU

Progettazione di un sistema digitale

Flusso di progettazione di un sistema digitale. Datapath e unità di controllo. Linguaggi per la descrizione dello hardware. Il VHDL.

#### Parte II Il calcolatore (Rif. Testo T2, T3 e T4)

Organizzazione del calcolatore

Organizzazione dei calcolatori elettronici. Valutazione delle prestazioni di un calcolatore.

Architettura del Set di Istruzione dei processori.

Organizzazione sequenziale di un processore. Datapath di un processore sequenziale. Unità di Controllo di un processore sequenziale: realizzazione cablata e microprogrammata.

Organizzazione pipeline di un processore. Il Sottosistema di memoria. Gestione dei dispositivi di I/O.

Il linguaggio Assembly

Assembler, linker e loader. Instruction Set Architecture MIPS64. Assembly del processore EduMIPS64. Un

Instruction Set Simulator per il processore EduMIPS.

---



#### DESCRITTORI DI DUBLINO

<b>CONOSCENZA E CAPACITÀ DI COMPrensIONE (KNOWLEDGE AND UNDERSTANDING)</b>	Lo studente, mediante lo studio delle reti logiche e dei linguaggi HDL, acquisisce la capacità di analizzare il comportamento dei sistemi digitali a diversi livelli di astrazione. Mediante lo studio delle architetture dei calcolatori ne comprende il funzionamento e le possibili ottimizzazioni. Infine, mediante lo studio dei linguaggi assembly, lo studente è in grado di analizzare un programma in assembly, le possibili ottimizzazioni e gli ambiti di applicazione.
<b>CAPACITÀ DI APPLICARE CONOSCENZA E COMPrensIONE (APPLYING KNOWLEDGE AND UNDERSTANDING)</b>	Le conoscenze acquisite sono applicate per la progettazione di sistemi digitali a diversi livelli di astrazione, per la progettazione e ottimizzazioni delle architetture dei calcolatori e per lo sviluppo di programmi assembly.
<b>AUTONOMIA DI GIUDIZIO (MAKING JUDGEMENTS)</b>	Lo studente è chiamato a valutare la correttezza delle soluzioni proposte ed introdurre eventuali ottimizzazioni. Inoltre, lo studente deve essere in grado di scegliere tra diverse soluzioni alternative sulla base di alcuni indici prestazionali.
<b>ABILITÀ COMUNICATIVE (COMMUNICATION SKILLS)</b>	Lo studente apprende l'utilizzo corretto dei termini tecnici utilizzati nell'ambito dell'analisi e progettazione dei calcolatori elettronici.
<b>CAPACITÀ DI APPRENDIMENTO (LEARNING SKILLS)</b>	Lo studio delle metodologie di analisi e progettazione nell'ambito dei calcolatori elettronici migliora la capacità dello studente di risolvere nuovi problemi individuando gli approcci più efficienti per lo specifico problema.